



(19)

(11) Publication number: 2002314882 A

Generated Document.

# PATENT ABSTRACTS OF JAPAN

(21) Application number: 2001112512

(51) Intl. Cl.: H04N 5/335

(22) Application date: 11.04.01

(30) Priority:

(43) Date of application  
publication: 25.10.02

(84) Designated  
contracting states:

(71) Applicant: SONY CORP

(72) Inventor: SATO HIROKI

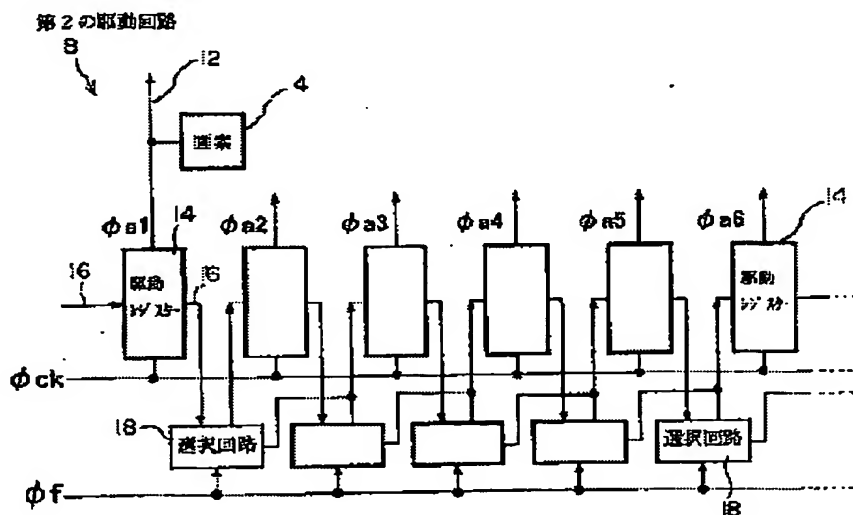
(74) Representative:

## (54) DRIVE CIRCUIT OF SOLID STATE IMAGING DEVICE

(57) Abstract:

**PROBLEM TO BE SOLVED:** To perform a plurality of scanning without providing a dedicated drive register group for each different scanning.

**SOLUTION:** Each drive register 14 is provided with a select circuit 18 which outputs a scanning pulse 16 delivered from a corresponding drive register 14 to a next register 14 when a control signal  $\phi_{div}$  is high level and outputs the scanning pulse 16 delivered from a corresponding drive register 14 to a further next register 14 when the control signal  $\phi_{div}$  is low level. By switching the logical level of the control signal  $\phi_{div}$ , select pulses  $\phi_{a1}$ ,  $\phi_{a2}$ ,  $\phi_{a3}$ ,... are outputted sequentially and pixel signals can be outputted sequentially from pixels 4 in respective rows or select pulses  $\phi_{a1}$ ,  $\phi_{a2}$ ,  $\phi_{a3}$ ,... are outputted only from drive registers 14 on the odd stages as interlaced scanning and pixel signals can be outputted from pixels 4 in every other row.



COPYRIGHT: (C)2002,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-314882

(P2002-314882A)

(43)公開日 平成14年10月25日(2002.10.25)

(51)Int.Cl.<sup>7</sup>

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

テーマコード(参考)

E 5 C 0 2 4

審査請求 未請求 請求項の数9 OL (全12頁)

(21)出願番号 特願2001-112512(P2001-112512)

(22)出願日 平成13年4月11日(2001.4.11)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 佐藤 弘樹

神奈川県横浜市保土ヶ谷区神戸町134番地

ソニー・エルエスアイ・デザイン株式会

社内

(74)代理人 100089875

弁理士 野田 茂

Fターム(参考) 5C024 DX01 CX03 GY36 GY37 GY38

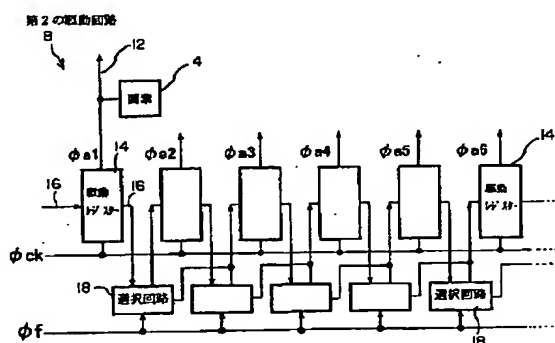
GZ01 HX50 JX26

(54)【発明の名称】 固体撮像装置の駆動回路

(57)【要約】

【課題】 異なる走査ごとに専用の駆動レジスター群を設けることなく複数の走査を行えるようにする。

【解決手段】 各駆動レジスター14ごとに選択回路18が設けられており、各選択回路18は、制御信号φfがハイレベルのときは、対応する駆動レジスター14が出力する走査パルス16を次の駆動レジスター14に出力し、一方、制御信号φfがローレベルのときは、対応する駆動レジスター14が出力する走査パルス16を、さらに次の駆動レジスター14に出力する。したがって、制御信号φfの論理レベルを切り換えることにより、選択パルスφa1、φa2、φa3、…を順次出力させて各列の画素4から順次、画素信号を出力させたり、あるいは、飛び越し走査として奇数段目の駆動レジスター14のみから選択パルスφa1、φa3、φa5…を出力させ、1つおきの列の画素4から画素信号を出力させることができる。



## 【特許請求の範囲】

【請求項 1】 複数の光センサー部を配列して構成した固体撮像装置に設けられ前記複数の光センサー部にそれぞれ選択パルスを出し光検出信号を出力させる、順序付けられた複数の駆動レジスターを含み、各駆動レジスターはクロックパルスに同期して、上位側の駆動レジスターが出力する走査パルスを受け取り保持するとともに対応する前記光センサー部に選択パルスを出し、かつ下位側の駆動レジスターに、つづくクロックパルスに同期して保持させるべく走査パルスを出し駆動回路であって、

上位側の駆動レジスターと下位側の 2 つの駆動レジスターとの間に介在し、上位側の駆動レジスターが出力する走査パルスを制御信号にもとづき下位側の 2 つの駆動レジスターのいずれかに出力する選択回路を備えたことを特徴とする固体撮像装置の駆動回路。

【請求項 2】 前記選択回路を各駆動レジスターごとに備え、各選択回路は、前記制御信号にもとづいて、対応する駆動レジスターが出力する走査パルスを次の駆動レジスターまたは、同駆動レジスターのさらに次の駆動レジスターのいずれかに出力することを特徴とする請求項 1 記載の固体撮像装置の駆動回路。

【請求項 3】 駆動レジスターが選択パルスを出し駆動回路の回数にもとづき前記制御信号を生成して前記選択回路に供給する制御回路を備えたことを特徴とする請求項 1 記載の固体撮像装置の駆動回路。

【請求項 4】 連続する 3 つの駆動レジスターごとにオア回路と前記選択回路とが設けられ、各選択回路は、前記制御信号にもとづき、対応する 3 つの駆動レジスターのうちの最初の駆動レジスターが出力する走査パルスを 2 段目の駆動レジスターおよび、次の連続する 3 つの駆動レジスターの 1 段目の駆動レジスターのいずれかに出力し、対応する前記オア回路は、前記選択回路が出力した走査パルスおよび 3 段目の駆動レジスターが出力した走査パルスを、次の連続する 3 つの駆動レジスターの 1 段目の駆動レジスターに出力し、2 段目の駆動レジスターは 3 段目の駆動レジスターに走査パルスを出力することを特徴とする請求項 1 記載の固体撮像装置の駆動回路。

【請求項 5】 前記選択回路は 1 段目の駆動レジスターが出力する走査パルスを、前記制御信号にもとづき、2 段目および 3 段目の駆動レジスターのいずれかに出力し、前記制御回路は 1 段目の駆動レジスターが奇数回、選択パルスを出力するか、偶数回、選択パルスを出力するかにより論理レベルが切り換わる前記制御信号を出力し、前記選択回路は前記制御信号の論理レベルにもとづき走査パルスを出力する駆動レジスターを切り換え、3 段目以降の奇数段目の駆動レジスターはそれぞれもっとも近い下位側の奇数段目の駆動レジスターに走査パルスを出力し、偶数段目の駆動レジスターはそれぞれもっと

も近い下位側の偶数段目の駆動レジスターに走査パルスを出力することを特徴とする請求項 3 記載の固体撮像装置の駆動回路。

【請求項 6】 前記光センサー部はマトリクス状に配列され、前記駆動回路は第 1 および第 2 の駆動回路を含み、前記第 1 の駆動回路の駆動レジスターは前記光センサー部の各行ごとに設けられて各駆動レジスターは対応する行の前記光センサー部に選択パルスを出し、前記第 2 の駆動回路の駆動レジスターは前記光センサー部の各列ごとに設けられて各駆動レジスターは対応する列の前記光センサー部に選択パルスを出し、前記選択回路は、前記第 1 および第 2 の駆動回路に対してそれぞれ設けられた第 1 および第 2 の選択回路を含むことを特徴とする請求項 1 記載の固体撮像装置の駆動回路。

【請求項 7】 前記第 1 の駆動回路の駆動レジスターが選択パルスを出力する回数にもとづき前記制御信号を生成して前記第 1 の選択回路に供給する第 1 の制御回路と、前記第 2 の駆動回路の駆動レジスターが選択パルスを出力する回数にもとづき前記制御信号を生成して前記第 2 の選択回路に供給する第 2 の制御回路とを備えたことを特徴とする請求項 6 記載の固体撮像装置の駆動回路。

【請求項 8】 複数の光センサー部を配列して構成した固体撮像装置に設けられ前記複数の光センサー部にそれぞれ選択パルスを出し光検出信号を出力させる、順序付けられた複数の駆動レジスターを含み、各駆動レジスターはクロックパルスに同期して、上位側の駆動レジスターが出力する走査パルスを受け取り保持するとともに対応する前記光センサー部に選択パルスを出し、かつ下位側の駆動レジスターに、つづくクロックパルスに同期して保持させるべく走査パルスを出力する駆動回路であって、各駆動レジスターが出力する選択パルスを、対応する前記光センサー部に対し、光検出信号を出力させるための選択パルス、および前記光センサー部に蓄積した電荷を破棄させるための選択パルスのいずれかとして出力する選択パルス切り換え回路を備えたことを特徴とする固体撮像装置の駆動回路。

【請求項 9】 前記選択パルス切り換え回路は、駆動レジスターが選択パルスを出力する回数に応じて論理レベルが変化する制御信号を生成する制御回路と、前記制御回路が出力する前記制御信号の論理レベルにもとづいて、各駆動レジスターが出力する選択パルスを、対応する前記光センサー部に対し、光検出信号を出力させるための選択パルス、および前記光センサー部に蓄積した電荷を破棄させるための選択パルスのいずれかとして出力するマルチプレクサーとを備えたことを特徴とする請求項 8 記載の固体撮像装置の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は固体撮像装置に関し、特に固体撮像装置を駆動する回路に関するものである。

【0002】

【従来の技術】固体撮像装置には、電荷結合素子を用いたものや、CMOSイメージセンサーなどがあり、各種携帯端末機器、デジタルスチルカメラ、デジタルビデオカメラなどの画像入力装置として広く使用されている。そして、これらの映像電子機器の性能向上を図るため固体撮像装置の高速化および低消費電力化が求められている。

【0003】固体撮像装置は、光センサー部から成る画素を2次元的に配列して構成され、各画素に順次、選択パルス进行供給すること、すなわち画素を走査することで光センサー部による光検出結果の読み出しなどが行われる。そこで、固体撮像装置の高速化や低消費電力化は、1つの方法として全画素を走査するのではなく、画素の行あるいは列を適宜飛び越して走査することで実現することができる。

【0004】一方、標準のテレビジョン信号としてNTSC方式およびPAL方式のものが用いられるが、このような信号を出力する機器では、上記方式にもつづくインターレース走査に対応するため、固体撮像装置において、上述の場合と同様に、画素の行あるいは列の飛び越し走査が行われる。

【0005】また、画素の行または列の走査は、光センサー部が出力する光検出信号、すなわち画素信号を各画素から読み出す場合だけでなく、電子シャッター動作として、各画素に蓄積された電荷を放電させ破棄する場合にも行われる。図9は従来の固体撮像装置を示す部分構成図である。図9に示したように、従来の固体撮像装置102は、マトリクス状に配列された画素104と、第1および第2の駆動回路106、108とを含み、画素104はその行ごとに行選択信号線110に接続され、また列ごとに列選択信号線112に接続されている。画素104は、第1の駆動回路106が行選択信号線110に出力する選択パルスによって行単位で選択され、また、第2の駆動回路108が列選択信号線112に出力する選択パルスによって列単位で選択される。そして、 $n$ 、 $m$ を正の整数として、 $n$ 行目における $m$ 列目の画素104から画素信号を読み出す場合には、 $n$ 番目の行選択信号線110および $m$ 番目の列選択信号線112に選択パルスが同時に供給され、対応する画素104から画素信号が読み出される。なお、第1および第2の駆動回路106、108は基本的に互いに同様の構成となっている。

【0006】図10は、第2の駆動回路108を示す部分回路図であり、同図に示したように、第2の駆動回路108は、それぞれフリップフロップ回路と同様の機能を果たす複数の駆動レジスター114により構成されて

いる。駆動レジスター114はそれぞれ画素104の列に対応し、画素列の順に配列されており、それぞれ対応する画素列に列選択信号線112を通じて選択パルスを出力する。

【0007】各駆動レジスター114には、初段を除いて、1つ前の段の駆動レジスター114からそれぞれ走査パルス116が入力されており、各駆動レジスター114は、クロックパルス $\phi_{ck}$ に同期して走査パルスを取り込み保持して選択パルス $\phi_{a1}$ 、 $\phi_{a2}$ 、 $\phi_{a3}$ 、…として対応する画素列に出力するとともに、次段に走査パルスを出力する。

【0008】図11は従来の固体撮像装置102を構成する第2の駆動回路108の動作を示すタイミングチャートの例である。初段の駆動レジスター114は、クロックパルス $\phi_{ck}$ の1周期の間ハイレベルとなる走査パルス116が外部から入力されると、図11に示したように、クロックパルス $\phi_{ck}$ の立ち上がりで同期してこの走査パルス116を取り込んで保持し、クロックパルス $\phi_{ck}$ の1周期の間ハイレベルとなる選択パルス $\phi_{a1}$ を1列目の画素104に出力する。初段の駆動レジスター114はまた、このとき選択パルス $\phi_{a1}$ と同じ期間ハイレベルとなる走査パルス116を次段に出力する。

【0009】次段の駆動レジスター114は前段から走査パルス116が供給されたため、次のクロックパルス $\phi_{ck}$ の立ち上がりでこの走査パルス116を取り込み、保持してクロックパルス $\phi_{ck}$ の1周期の間ハイレベルとなる選択パルス $\phi_{a2}$ を2列目の画素104に出力する。2段目の駆動レジスター114はまた、このとき選択パルス $\phi_{a2}$ と同じ期間ハイレベルとなる走査パルス116を3段目の駆動レジスター114に出力する。つづく駆動レジスター114も同様に動作し、その結果、各駆動レジスター114からは図11に示したようなタイミングで選択パルス $\phi_{a3}$ 、 $\phi_{a4}$ 、…が対応する列の画素104に順次出力され、各列の画素104が順番に走査される。

【0010】第1および第2の駆動回路106、108は上述のように同様の構成となっているため、第2の駆動回路108によって各行の画素104が同様に走査される。そして、たとえば、各列の走査の間、ハイレベルを維持する選択パルスを、第1の駆動回路106の各駆動レジスター114から順次出力させることで、各行ごとに、列の順番にしたがって各列の画素104から画素信号が順次、読み出される。

【0011】テレビジョンのインターレース走査に対応するため、たとえば画素104の列において飛び越し走査を行う場合には、第2の駆動回路108を2つに分割して奇数フィールド用の駆動回路と偶数フィールド用の駆動回路を設け、これら2つの駆動回路により、偶数列の画素104と、奇数列の画素104とに交互に選択パ

ルスを供給する構成とすればよい。

【００１２】そして、固体撮像装置１０２の高速化や低消費電力化のために上述したような飛び越し走査を行う場合には、特定の列の画素１０４にのみ選択パルスを供給する駆動回路を設け、画素信号を読み出すようにすればよい。また、各画素１０４において、画素信号を生成すべく一定の期間、蓄積された電荷を取り出すためには、電子シャッター機能によって、画素信号の読み出しに対応して、画素１０４に蓄積された電荷を破棄する必要がある。したがって、電子シャッター走査として、画素信号を読み出す場合と同様に画素１０４を走査することになるが、それには、上記第１および第２の駆動回路１０６、１０８と同様の構成の電子シャッター走査のための駆動回路を設けて対応することができる。

【0013】

【発明が解決しようとする課題】しかし、ノンインターレース走査、インターレース走査、高速化や低消費電力化のための飛び越し走査、ならびに電子シャッター走査を行うために、上述のように各走査ごとに専用の駆動回路、したがって専用の駆動レジスタ群を設けたのでは、固体撮像装置102が大型化してしまい、さらには製造コストも上昇する。

【００１４】本発明はこのような問題を解決するためになされたもので、その目的は、各走査ごとに専用の駆動レジスター群を設けることなく複数の走査を行えるようにした固体撮像装置の駆動回路を提供することにある。

【0015】

【課題を解決するための手段】本発明は上記目的を達成するため、複数の光センサー部を配列して構成した固体撮像装置に設けられ前記複数の光センサー部にそれぞれ選択パルスを出し光検出信号を出力させる、順序付けられた複数の駆動レジスターを含み、各駆動レジスターはクロックパルスに同期して、上位側の駆動レジスターが出力する走査パルスを受け取り保持するとともに対応する前記光センサー部に選択パルスを出し、かつ下位側の駆動レジスターに、つづくクロックパルスに同期して保持させるべく走査パルスを出力する駆動回路であって、上位側の駆動レジスターと下位側の2つの駆動レジスターとの間に介在し、上位側の駆動レジスターが出力する走査パルスを制御信号にもとづき下位側の2つの駆動レジスターのいずれかに出力する選択回路を備えたことを特徴とする。

【００１６】本発明の固体撮像装置の駆動回路では、選択回路が、上位側の駆動レジスタと下位側の２つの駆動レジスタとの間に介在し、上位側の駆動レジスタが出力する走査パルスを制御信号にもとづき下位側の２つの駆動レジスタのいずれかに出力する。したがって、制御信号により選択回路の動作を切り換えることにより、上位側の駆動レジスタが出力する走査パルスを、下位側の２つの駆動レジスタのいずれに出力する

かを切り換えることができ、その結果、たとえば各駆動レジスターから順番に選択パルスを出力させて連続走査を行うか、あるいは飛び越し走査を行うかを切り換えることが可能となる。そして、このような走査の切り換えを、従来のように各走査ごとに専用の駆動レジスター群を設けることなく行うことができる。

【００１７】また、本発明は、複数の光センサー部を配列して構成した固体撮像装置に設けられ前記複数の光センサー部にそれぞれ選択パルスを出力し光検出信号を出力させる、順序付けられた複数の駆動レジスターを含み、各駆動レジスターはクロックパルスに同期して、上位側の駆動レジスターが出力する走査パルスを受け取り保持するとともに対応する前記光センサー部に選択パルスを出し、かつ下位側の駆動レジスターに、つづくクロックパルスに同期して保持させるべく走査パルスを出し、各駆動レジスターが出力する選択パルスを、対応する前記光センサー部に対し、光検出信号を出力させるための選択パルス、および前記光センサー部に蓄積した電荷を破棄させるための選択パルスのいずれかとして出力する選択パルス切り換え回路を備えたことを特徴とする。

【００１８】本発明の固体撮像装置の駆動回路では、選択パルス切り換え回路は、各駆動レジスターが出力する選択パルスを、対応する光センサー部に対し、光検出信号を出力させるための選択パルス、および光センサー部に蓄積した電荷を破棄させるための選択パルスのいずれかとして出力する。したがって、従来のように光検出信号を出力させるための走査と、電子シャッター走査のためにそれぞれ専用の駆動レジスター群を設ける必要がなく、両走査に共通の駆動レジスター群を用いて各走査を行うことができる。

【 0 0 1 9 】

【発明の実施の形態】次に本発明の実施の形態例について図面を参照して説明する。図１は本発明による駆動回路の第１の実施の形態例を示す部分回路図、図２は図１の駆動回路を備えた固体撮像装置の一例を示す部分回路図、図３は図１の駆動回路の動作を示すタイミングチャートである。図２に示したように、固体撮像装置２は、図９に示した従来例の固体撮像装置において駆動回路を本発明にもとづくものに置き換えた構成となっている。すなわち、固体撮像装置２は、マトリクス状に配列された多数の画素４と、第１の実施の形態例の駆動回路である第１および第２の駆動回路６、８を含み、画素４はその行ごとに行選択信号線１０に接続され、また列ごとに行選択信号線１２に接続されている。画素４は、第１の駆動回路６が行選択信号線１０に出力する選択パルスによって行単位で選択され、また、第２の駆動回路８が列選択信号線１２に出力する選択パルスによって列単位で選択される。

【0020】そして、 $n$ 、 $m$ を正の整数として $n$ 行目に

おける  $m$  列目の画素 4 から画素信号を読み出す場合には、 $n$  番目の行選択信号線 10 および  $m$  番目の列選択信号線 12 に選択パルスが同時に供給され、対応する画素 4 から画素信号が読み出される。実施の形態例の第 1 および第 2 の駆動回路 6、8 は、選択パルスを行選択信号線 10 に出力するか列選択信号線 12 に出力するかが異なっているのみであって構成は基本的に同じであるため、以下では画素列に係わる走査を行う第 2 の駆動回路 8 について詳しく説明する。

【0021】図 1 に示したように、第 2 の駆動回路 8 は、それぞれフリップフロップ回路と同様の機能を果たす複数の駆動レジスター 14（駆動レジスター群）により構成されている。駆動レジスター 14 はそれぞれ画素 4 の列に対応し、画素列の順に配列されており、それぞれ対応する画素列に列選択信号線 12 を通じて選択パルスを出力する。なお、図 1 では図面が複雑になることを避けるため 1 つの画素 4 のみが示されている。

【0022】各駆動レジスター 14 にはクロックパルス  $\phi_{ck}$  が共通に入力されており、各駆動レジスター 14 はこのクロックパルス  $\phi_{ck}$  に同期して、上位側の駆動レジスター 14 が出力する走査パルス 16 を受け取り保持するとともに対応する画素に選択パルスを出力し、かつ下位側の駆動レジスター 14 に、つづくクロックパルス  $\phi_{ck}$  に同期して保持させるべく走査パルス 16 を出力する。ここでは各駆動レジスター 14 が出力する選択パルスおよび走査パルス 16 は一例としてほぼ同一の期間、ハイレベルを維持するものとする。

【0023】第 1 の実施の形態例では、各駆動レジスター 14 ごとに選択回路 18 が設けられており、各選択回路 18 は、制御信号  $\phi_f$  がハイレベルのときは、対応する駆動レジスター 14 が出力する走査パルス 16 を次の駆動レジスター 14 に出力し、一方、制御信号  $\phi_f$  がローレベルのときは、対応する駆動レジスター 14 が出力する走査パルス 16 を、次の駆動レジスター 14 のさらに次の駆動レジスター 14 に出力する。

【0024】したがって、図 3 のタイミング T1 以前のように、第 2 の駆動回路 8 に対してローレベルの制御信号  $\phi_f$  を供給した場合には、各駆動レジスター 14 が出力する走査パルス 16 は対応する選択回路 18 を介して次段のさらに次の駆動レジスター 14 に供給される。そのため、図 3 に示したように、奇数段目の駆動レジスター 14 から、それぞれクロックパルス  $\phi_{ck}$  の 1 周期分ずつ遅れて、クロックパルス  $\phi_{ck}$  の 1 周期の間ハイレベルとなる選択パルス  $\phi_{a1}$ 、 $\phi_{a3}$ 、 $\phi_{a5}$ …が対応する画素 4 に出力される。したがって、画素 4 の飛び越し走査が行われ、たとえば第 1 の駆動回路 6 で画素の各行ごとに順番に選択パルスを出力していた場合には、画素 4 の列に関する 1 列おきの飛び越し走査が行われることになる。

【0025】一方、図 3 のタイミング T1 以降のよう

に、第 2 の駆動回路 8 に対してハイレベルの制御信号  $\phi_f$  を供給した場合には、各駆動レジスター 14 が出力する走査パルス 16 は選択回路 18 を介して次段の駆動レジスター 14 に供給される。よって、第 2 の駆動回路 8 の動作は、この場合、図 9 に示した従来の駆動回路と同様となり、各駆動レジスター 14 は、図 3 に示したように、クロックパルス  $\phi_{ck}$  の 1 周期分ずつ遅れて、クロックパルス  $\phi_{ck}$  の 1 周期の間、ハイレベルとなる選択パルス  $\phi_{a1}$ 、 $\phi_{a2}$ 、 $\phi_{a3}$ 、…を対応する画素 4 に出力する。このように、各駆動レジスター 14 から選択パルス  $\phi_{a1}$ 、 $\phi_{a2}$ 、 $\phi_{a3}$ 、…が順次出力されることから、画素 4 の列が順次選択され、そのとき第 1 の駆動回路 6 によりたとえば  $n$  行目の画素 4 が選択されているなら、 $n$  行目の画素 4 において列の順に各画素 4 から画素信号が出力される。

【0026】そして、本実施の形態例では、このような走査の切り換えを、従来のように各走査ごとに専用の駆動レジスター群を設けることなく、選択回路 18 を設けるのみで行うことができる。そのため、固体撮像装置が特に大型化することはなく、また製造コストもわずかな上昇に抑えることができる。

【0027】なお、本実施の形態例では、各駆動レジスター 14 が出力する選択パルスおよび走査パルス 16 は上述のようにいずれもハイレベルのパルスであるとしたが、これらのパルスの極性は任意であり、また、相互に極性が異なってもよい。さらに、選択パルスおよび走査パルス 16 の継続時間はかならずしも一致している必要はない。そして、選択パルス自体を走査パルスとして用いるといった構成にすることも可能である。

【0028】各駆動レジスター 14 は上述のようにフリップフロップ回路と同様の機能を果たす回路であり、したがってフリップフロップ回路と同様の構成により実現できる。また、選択回路 18 は、制御信号の論理レベルに応じて 2 つの入力信号のうちのいずれかを選択して出力するものであり、この種の回路は周知のようにアンド回路やオア回路などを組み合わせて容易に構成することができる。

【0029】次に、本発明の第 2 の実施の形態例について説明する。図 4 は第 2 の実施の形態例としての固体撮像装置の駆動回路を示す部分回路図である。図中、図 1 と同一の要素には同一の符号が付されている。第 2 の実施の形態例の駆動回路は、図 2 に示した固体撮像装置 2 において、第 2 の駆動回路 8 に置き換えて使用すべく構成され、画素列に関して通常の走査と飛び越し走査を切り換えて行えるようになっている。

【0030】図 4 に示したように、第 2 の駆動回路 20 は、連続する 3 つの駆動レジスター 14 ごとにオア回路 22 と前記選択回路 18 とが設けられている。そして、各選択回路 18 は、制御信号  $\phi_f$  にもとづき、対応する 3 つの連続する駆動レジスター 14（たとえば駆動レ

スター14-1、14-2、14-3)のうちの最初の駆動レジスター14(14-1)が出力する走査パルス16を2段目の駆動レジスター14(14-2)および、次の連続する3つの駆動レジスター14のうちの1段目の駆動レジスター14(14-4)のいずれかに出力するように接続されている。また、オア回路22は、選択回路18が出力した走査パルス16および3段目の駆動レジスター14(14-3)が出力した走査パルス16を、次の連続する3つの駆動レジスター14のうちの1段目の駆動レジスター14(14-4)に出力すべく接続されている。一方、2段目の駆動レジスター14が出力する走査パルス16は3段目の駆動レジスター14に供給される。

【0031】このような構成においてハイレベルの制御信号φfが入力された場合には、各選択回路18は、連続する3つの駆動レジスター14における1段目の駆動レジスター14が出力する走査パルス16を2段目の駆動レジスター14に出力する。したがって、この場合、各駆動レジスター14はクロックパルスφckが入力されるごとに順次、選択パルスφa1、φa2、φa3、…を出力し、したがって通常の走査が行われる。

【0032】一方、ローレベルの制御信号φfが入力された場合には、各選択回路18は、3つの連続する駆動レジスター14における1段目の駆動レジスター14が出力する走査パルス16をオア回路22を通じて、次の連続する3つの駆動レジスター14の1段目の駆動レジスター14に出力する。したがって、この場合、1段目、4段目、7段目(図示せず)、…の各駆動レジスター14から選択パルスφa1、φa4、φa7(図示せず)、…が出力され、画素列に関して2つおきの飛び越し走査が行われる。

【0033】カラー固体撮像装置では、各画素4に対してたとえば赤、青、緑の3種類のカラーフィルターが典型的にはベイア配列法にしたがって配置される。図5は、このベイア配列法にもとづくカラーフィルターの配列を示す説明図である。ベイア配列法においては、緑(G)のカラーフィルターが市松模様に配置され、赤(R)および青(B)のカラーフィルターは、1行おき、および1列おきに配列される。

【0034】したがって、このようにカラーフィルターが配列されている場合、飛び越し走査としては最低2行または2列の画素4を飛び越す必要があり、これにより飛び越し後の等価的なカラーフィルターの配列もベイア配列にしたがったものとなる。第2の実施の形態例の第2の駆動回路20はこのベイア配列に適合したものである。

【0035】そして、第2の実施の形態例でも、このような通常走査と飛び越し走査の切り換えを、従来のように各走査ごとに専用の駆動レジスター群を設けることなく、選択回路18およびオア回路22を設けるのみで行

うことができる。そのため、固体撮像装置が特に大型化することはなく、また製造コストもわずかな上昇に抑えることができる。

【0036】次に、本発明の第3の実施の形態例について説明する。図6は第3の実施の形態例としての固体撮像装置の駆動回路を示す部分回路図である。図中、図1と同一の要素には同一の符号が付されている。第3の実施の形態例の駆動回路は、図2に示した固体撮像装置2において、上記第2の駆動回路8に置き換えて使用すべく構成され、画素列に関してインターレース走査を行えるようになっている。図6に示したように、第2の駆動回路24は、選択回路18および制御回路26を含み、選択回路18は制御回路26が出力する制御信号φfにもとづいて、1段目の駆動レジスター14が出力する走査パルス16を2段目の駆動レジスター14および3段目の駆動レジスター14のいずれかに供給するように接続されている。一方、制御回路26は、本実施の形態例では1ビットのカウンタとして動作し、1段目の駆動レジスター14が出力する選択パルスφa1をクロックとして受け取り、同クロックのカウンタ結果を制御信号φfとして選択回路18に出力する。

【0037】なお、制御回路26が1ビットのカウンタとして動作するため、制御信号φfは、選択パルスφa1が入力されるごとに論理レベルが反転する信号となる。すなわち、制御回路26は、1段目の駆動レジスター14が奇数回、選択パルスを出力するか、偶数回、選択パルスを出力するかにより論理レベルが切り換わる制御信号を出力する。

【0038】この第2の駆動回路24ではまた、3段目以降の奇数段目の駆動レジスター14はそれぞれもっとも近い下位側の奇数段目の駆動レジスター14に走査パルス16を出力し、偶数段目の駆動レジスター14はそれぞれもっとも近い下位側の偶数段目の駆動レジスター14に走査パルス16を出力するよう、各駆動レジスター14が接続されている。

【0039】このような構成において、制御回路26が出力する制御信号φfがハイレベルのときは、選択回路18は1段目の駆動レジスター14が出力する走査パルス16を2段目の駆動レジスター14に出力するので、偶数段目の駆動レジスター14に順次走査パルス16が入力され、したがって、偶数段目の駆動レジスター14からそれぞれ選択パルスφa2、φa4、φa6、…が対応する画素列に出力される。

【0040】その後、走査パルス16が1段目の駆動レジスター14に入力され、1段目の駆動レジスター14が選択パルスφa1を出力すると、これにより制御回路26は今度はローレベルの制御信号φfを出力する。よって、選択回路18は1段目の駆動レジスター14が出力する走査パルス16を3段目の駆動レジスター14に供給し、この走査パルス16は奇数段目の駆動レジスタ



ー14に順次入力され、したがって、奇数段目の駆動レジスター14からそれぞれ選択パルス $\phi a1$ 、 $\phi a3$ 、 $\phi a5$ 、…が対応する画素列に出力される。このように、1段目の駆動レジスター14が選択パルス $\phi a1$ を1回出力することに、交互に偶数段目および奇数段目の画素列が選択され、インターレース走査が行われる。

【0041】そして、第3の実施の形態例でも、このような奇数列の画素4と偶数列の画素4を交互に選択するという走査の切り換えを、従来のように各走査ごとに専用の駆動レジスター群を設けることなく、選択回路18および制御回路26を設けるのみで行うことができる。そのため、固体撮像装置が特に大型化することはなく、また製造コストもわずかな上昇に抑えることができる。

【0042】なお、第3の実施の形態例では、1段目の駆動レジスター14からは、奇数、偶数のいずれのフィールドの場合にも常に選択パルス $\phi a1$ が出力され、端部の1列の画素4は常に選択されることになるが、このような特異な選択は端部の1列分の画素4においてのみ生じるので実用上問題とはならない。

【0043】また、第3の実施の形態例では、画素4の列に関してインターレース走査を行うとしたが、図2に示した第1の駆動回路6を、図6に示した第2の駆動回路24により置き換えることで、画素4の行に関してインターレース走査を行うことも可能である。

【0044】次に、本発明の第4の実施の形態例について説明する。図7は第4の実施の形態例としての固体撮像装置の駆動回路を示す部分回路図、図8は第4の実施の形態例の動作を示すタイミングチャートである。図7において、図1と同一の要素には同一の符号が付されている。第4の実施の形態例の駆動回路は、図2に示した固体撮像装置2において、第2の駆動回路8に置き換えて使用すべく構成されている。そして第1の駆動回路6についても第4の実施の形態例の駆動回路と同様の構成とすることにより、画素信号の読み出しのための走査とともに、電子シャッター走査をも行うことが可能となる。

【0045】図7に示したように、第4の実施の形態例の駆動回路、すなわち第2の駆動回路27は、各駆動レジスター14が出力する選択パルスを、対応する画素4に対し、画素信号を出力させるための選択パルス、および画素4に蓄積した電荷を破棄させるための選択パルスのいずれかとして交互に出力する選択パルス切り換え回路28を備えている。

【0046】複数の駆動レジスター14を接続して成る駆動レジスター群自体の構成は、図10に示したものと同じであり、各駆動レジスター14が出力する走査パルス16はそれぞれ次段の駆動レジスター14に直接入力され、各駆動レジスター14からは順番に選択パルスが出力される。なお、図7では簡単のため先頭の駆動レジスター14のみが示されている。

【0047】選択パルス切り換え回路28は、詳しくは、駆動レジスター14が選択パルスを出力する回数に応じて論理レベルが変化する制御信号を生成する制御回路26と、各駆動レジスター14ごとに設けられたマルチプレクサー30とにより構成されている。マルチプレクサー30は、制御回路26が出力する制御信号 $\phi f$ の論理レベルにもとづいて、各駆動レジスター14が出力する選択パルスを、対応する画素4に対し、画素信号を出力させるための選択パルスとして列選択信号線12に出力するか、または画素4に蓄積した電荷を破棄させるための選択パルスとして列選択信号線32に出力する。ただし、図7では簡単のため1つのマルチプレクサー30のみが示されている。

【0048】なお、列選択信号線32は、列選択信号線12とは別に画素4の列ごとに設けられて対応する各列の画素4に接続されている。また、固体撮像装置2には列選択信号線32に対応する不図示の行選択信号線が画素4の行ごとに設けられて対応する各行の画素4に接続されている。そして、各画素4では、これらの列選択信号線32および行選択信号線を通じて同時に選択パルスが入力されたとき、光を受けて蓄積している電荷を放電させ、破棄する。

【0049】マルチプレクサー30は、この実施の形態例では、アンド回路34、36とインバーター回路38とにより構成され、アンド回路34、36の一方の入力端子には、いずれも対応する駆動レジスター14から選択パルス（図7では $\phi a1$ ）が入力されている。アンド回路34のもう一方の入力端子には制御回路26からの制御信号 $\phi f$ をインバーター回路38により論理レベルを逆にした信号が入力され、アンド回路36のもう一方の入力端子には制御回路26からの制御信号がそのまま入力されている。そして、アンド回路34の出力端子は列選択信号線12に接続され、アンド回路36の出力端子は列選択信号線32に接続されている。

【0050】このような構成において、各駆動レジスター14はクロックパルス $\phi ck$ が入力されるごとに、順次、選択パルスを出力する。そして、1段目の駆動レジスター14が選択パルス $\phi a1$ を出力すると、1ビットのカウンタである制御回路26は1だけカウントアップしてその出力をハイレベルとし、したがってハイレベルの制御信号 $\phi f$ を出力する。よって、以降、次に選択パルス $\phi a1$ が出力されるまで、制御信号はハイレベルを維持し、各駆動レジスター14が出力する選択パルス（ $\phi a1$ ）は対応するアンド回路36を通じ、図8に示したように、電子シャッター走査のための選択パルス $\phi c1$ 、 $\phi c2$ 、 $\phi c3$ 、…として各画素4に供給される。よって、第1の駆動回路6側でも同様の動作を行うことで、各画素4に蓄積された電荷は順次、放電破棄される。

【0051】その後、1段目の駆動レジスター14が次



の選択パルス $\phi a1$ を出力すると、制御回路26はその出力を反転させ、ローレベルの制御信号を出力する。その結果、各駆動レジスター14が出力する選択パルス( $\phi a1$ )は対応するアンド回路34を通じて、画素信号読み出し走査のための選択パルス $\phi r1$ 、 $\phi r2$ 、 $\phi r3$ 、…(図8)として各画素4に順次、供給される。このとき、第1の駆動回路6側でも同様の動作を行うことで、各画素4から順次、画素信号が読み出される。この画素信号は、上述のような電子シャッター走査により電荷を放電させた後、各画素4が光を受けて蓄積した電荷の量に応じた大きさとなっている。

【0052】そして、本実施の形態例でも、画素信号読み出し走査と、電子シャッター走査の切り換えを、従来のように各走査ごとに専用の駆動レジスター群を設けることなく、選択パルス切り換え回路28を設けるのみで行うことができる。そのため、固体撮像装置が特に大型化することはなく、また製造コストもわずかな上昇に抑えることができる。なお、ここでは制御回路26は1ビットのカウンタから成り、1段目の駆動レジスター14が選択パルス $\phi a1$ を出力することに画素信号読み出し走査と、電子シャッター走査が交互に行われるとしたが、制御回路26の構成を変更して、1段目の駆動レジスター14が複数回選択パルス $\phi a1$ を出力することに、電子シャッター走査が1回行われるといった方式とすることも可能である。

【0053】以上の実施の形態例では固体撮像装置が、2次元的に配列された画素により構成されている場合を例に説明したが、画素が1次元的に配列され単一の駆動回路が設けられている場合にも本発明は無論有効である。

【0054】

【発明の効果】以上説明したように本発明は、複数の光センサー部を配列して構成した固体撮像装置に設けられ前記複数の光センサー部にそれぞれ選択パルスを出し光検出信号を出力させる、順序付けられた複数の駆動レジスターを含み、各駆動レジスターはクロックパルスに同期して、上位側の駆動レジスターが出力する走査パルスを受け取り保持するとともに対応する前記光センサー部に選択パルスを出し、かつ下位側の駆動レジスターに、つづくクロックパルスに同期して保持させるべく走査パルスを出し駆動回路であって、上位側の駆動レジスターと下位側の2つの駆動レジスターとの間に介在し、上位側の駆動レジスターが出力する走査パルスを制御信号にもとづき下位側の2つの駆動レジスターのいずれかに出力する選択回路を備えたことを特徴とする。

【0055】本発明の固体撮像装置の駆動回路では、選択回路が、上位側の駆動レジスターと下位側の2つの駆動レジスターとの間に介在し、上位側の駆動レジスターが出力する走査パルスを制御信号にもとづき下位側の2つの駆動レジスターのいずれかに出力する。したがって、制御信号により選択回路の動作を切り換えることに

より、上位側の駆動レジスターが出力する走査パルスを、下位側の2つの駆動レジスターのいずれに出力するかを切り換えることができ、その結果、たとえば各駆動レジスターから順番に選択パルスを出力させて連続走査を行うか、あるいは飛び越し走査を行うかを切り換えることが可能となる。そして、このような走査の切り換えを、従来のように各走査ごとに専用の駆動レジスター群を設けることなく行うことができる。そのため、本発明では、複数の走査を行える構成としても固体撮像装置が特に大型化することはなく、製造コストもわずかな上昇に抑えることができる。

【0056】また、本発明は、複数の光センサー部を配列して構成した固体撮像装置に設けられ前記複数の光センサー部にそれぞれ選択パルスを出し光検出信号を出力させる、順序付けられた複数の駆動レジスターを含み、各駆動レジスターはクロックパルスに同期して、上位側の駆動レジスターが出力する走査パルスを受け取り保持するとともに対応する前記光センサー部に選択パルスを出し、かつ下位側の駆動レジスターに、つづくクロックパルスに同期して保持させるべく走査パルスを出し駆動回路であって、各駆動レジスターが出力する選択パルスを、対応する前記光センサー部に対し、光検出信号を出力させるための選択パルス、および前記光センサー部に蓄積した電荷を破棄させるための選択パルスのいずれかとして交互に出力する選択パルス切り換え回路を備えたことを特徴とする。

【0057】本発明の固体撮像装置の駆動回路では、選択パルス切り換え回路は、各駆動レジスターが出力する選択パルスを、対応する光センサー部に対し、光検出信号を出力させるための選択パルス、および光センサー部に蓄積した電荷を破棄させるための選択パルスのいずれかとして交互に出力する。したがって、従来のように光検出信号を出力させるための走査と、電子シャッター走査のためにそれぞれ専用の駆動レジスター群を設ける必要がなく、両走査に共通の駆動レジスター群を用いて各走査を行うことができる。そのため、本発明では、複数の走査を行える構成としても固体撮像装置が特に大型化することはなく、また製造コストもわずかな上昇に抑えることができる。

【図面の簡単な説明】

【図1】本発明による固体撮像装置の駆動回路の第1の実施の形態例を示す部分回路図である。

【図2】図1の駆動回路を備えた固体撮像装置の一例を示す部分回路図である。

【図3】図1の固体撮像装置の駆動回路の動作を示すタイミングチャートである。

【図4】第2の実施の形態例としての固体撮像装置の駆動回路を示す部分回路図である。

【図5】ベイア配列法にもとづくカラーフィルター配列を示す説明図である。

15

【図6】第3の実施の形態例としての固体撮像装置の駆動回路を示す部分回路図である。

【図7】第4の実施の形態例としての固体撮像装置の駆動回路を示す部分回路図である。

【図8】第4の実施の形態例の動作を示すタイミングチャートである。

【図9】従来例の固体撮像装置を示す部分構成図である。

【図10】第2の駆動回路を示す部分回路図である。

【図11】従来例の固体撮像装置を構成する第2の駆動回路の動作を示すタイミングチャートである。

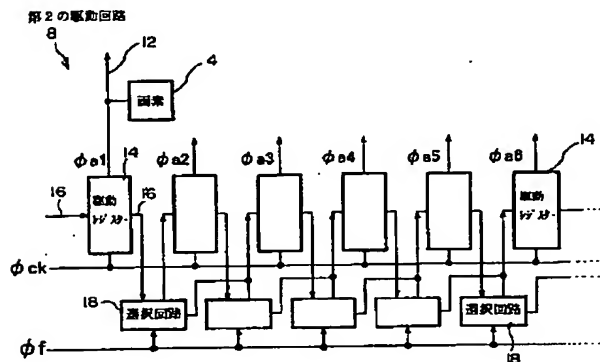
【符号の説明】

2……固体撮像装置、4……画素、6……第1の駆動回

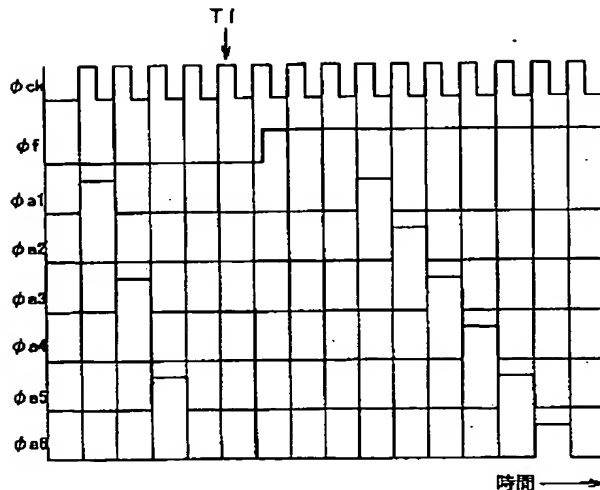
16

\*路、8……第2の駆動回路、10……行選択信号線、12……列選択信号線、14……駆動レジスター、16……走査パルス、18……選択回路、20……第2の駆動回路、22……オア回路、24……第2の駆動回路、26……制御回路、28……選択パルス切り換え回路、30……マルチプレクサー、32……列選択信号線、34……アンド回路、36……アンド回路、38……インバーター回路、102……固体撮像装置、104……画素、106……第1の駆動回路、108……第2の駆動回路、110……行選択信号線、112……列選択信号線、114……駆動レジスター、116……走査パルス。

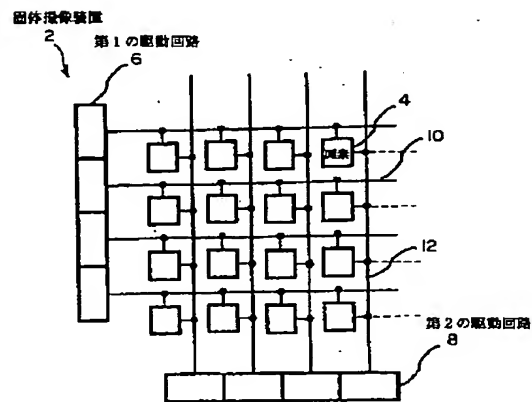
【図1】



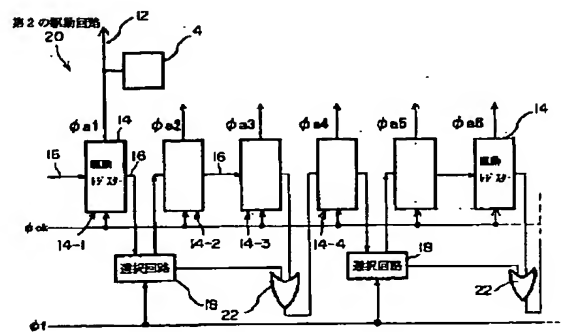
【図3】



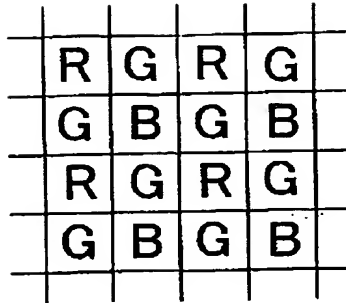
【図2】



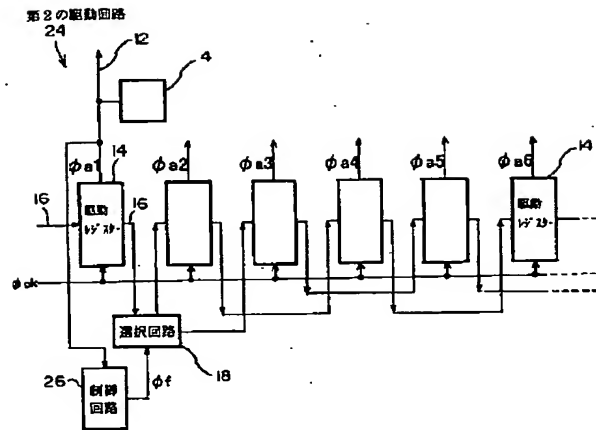
【図4】



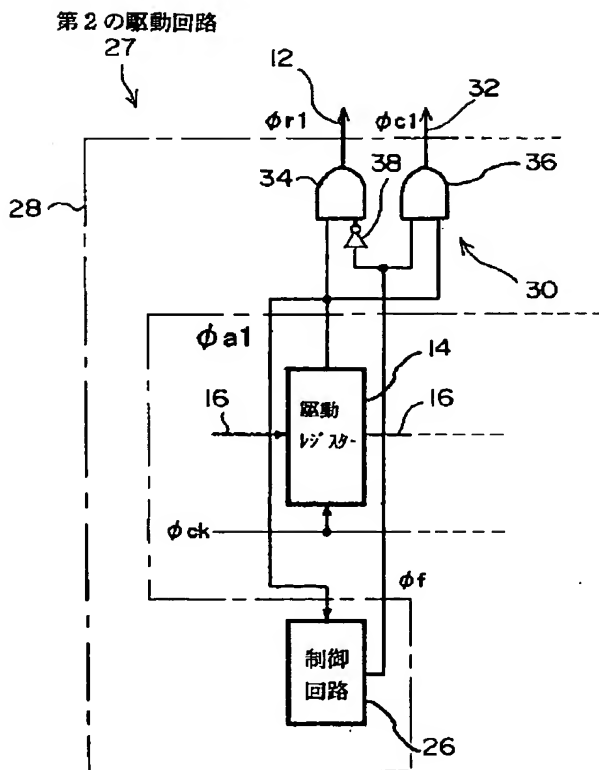
【図5】



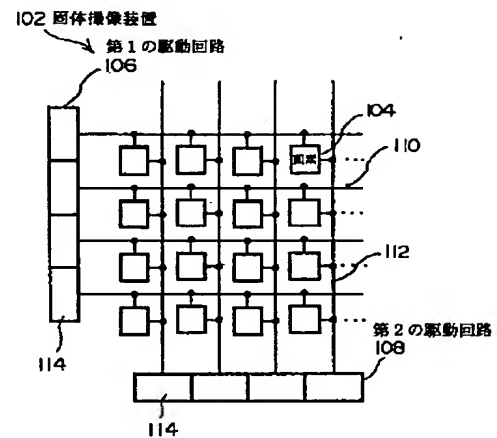
【図6】



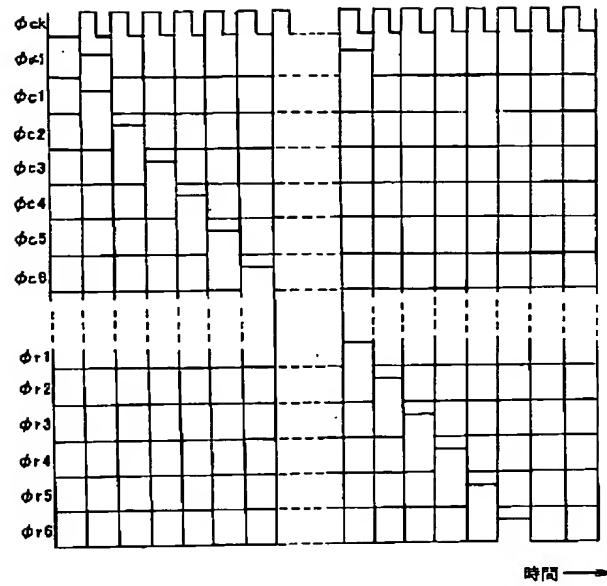
【図7】



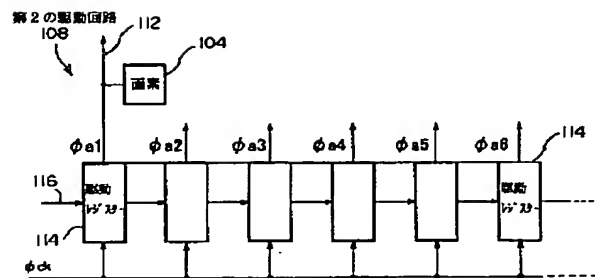
【図9】



【図8】



【図10】



【図11】

